

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平4-167010

⑮ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)6月15日

G 05 F 3/26
H 03 F 3/343

A

8938-5H
8326-5J

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 電流源回路

⑯ 特 願 平2-293923

⑰ 出 願 平2(1990)10月31日

⑱ 発 明 者 坂 本 和 博 東京都渋谷区幡ヶ谷2丁目43番2号 オリンパス光学工業株式会社内

⑲ 出 願 人 オリンパス光学工業株式会社 東京都渋谷区幡ヶ谷2丁目43番2号

⑳ 代 理 人 弁理士 坪 井 淳 外2名

明 細 書

1. 発明の名称

電流源回路

2. 特許請求の範囲

第1のトランジスタのエミッタと抵抗の一端とが接続され、上記第1のトランジスタのベースと第2のトランジスタのベースとが接続され、上記抵抗の他端と上記第2のトランジスタのエミッタとが接続される型式の電流源回路において、

上記第1のトランジスタのエミッタと抵抗との接続点にダイオードまたはダイオードと等価な動作をする半導体素子からなるダイオード類のカソードが接続され、上記ダイオード類のアノードに電流源が接続され、上記ダイオード類のアノードと最低電位点との間にスイッチが接続されたことを特徴とする電流源回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、電流源回路とくに温度比例型の基準電流源回路に関する。

〔従来の技術〕

電源電圧に依存しない電流源回路は、アナログ回路における基準電流源回路として頻繁に使用される。

第5図は一般的な基準電流源回路を示す図である。第5図のQ1、Q2はPNP型バイポーラトランジスタ(以下PNPトランジスタと略称する)であり、Q3、Q4はNPN型バイポーラトランジスタ(以下NPNトランジスタと略称する)である。またRは抵抗である。

上記の回路は次の様に作動する。NPNトランジスタQ3のコレクタ電流およびPNPトランジスタQ2のコレクタ電流を共にI5とする。そうすると、NPNトランジスタQ3、Q4のベース電位VBは次式で表される。

$$VB = VT \ln I5 / Is \quad \dots (1)$$

ただし、

VT : kT/g

Is : 逆方向飽和電流

T : 絶対温度

k : ボルツマン定数

g : 電子の電荷

またVBは次式の様にも表せる。

$$VB = (VT \ln I_5 / I_s) + R \cdot I_5 \quad \dots (2)$$

ただし上記nは、NPNトランジスタQ3のエリアファクタである。前記(1)(2)式より、基準電流I5は次式の様になる。

$$I_5 = VT \ln \cdot n / R \quad \dots (3)$$

上記(3)式より、基準電流I5は抵抗RとNPNトランジスタQ3とのエリアファクタnによって決定される。

[発明が解決しようとする課題]

第5図に示す回路を集積回路(以下ICと略称する)化した場合、抵抗Rの値やNPNトランジスタQ3のエリアファクタnは固定される。このため上記(3)式により決定される基準電流I5を、必要に応じて変更することができないという不具合がある。また電流値を変更するには回路を再設計する必要があり、それに要する時間や費用

れる。またD1は逆流阻止用のダイオードであり、SW1はスイッチであり、11は前記基準電流Iとの相関のある電流I1を流す電流源である。

本発明では上記基準電流源回路10のNPNトランジスタQ3のエミッタとダイオードD1のカソードとを接続点3で接続している。また、ダイオードD1のアノードと電流源11の一端とスイッチSW1の片方の端子とを接続点4で接続している。スイッチSW1のもう一方の端子はGND端子2と接続されている。

次に上記のように接続された回路における基準電流Iについて説明する。

(a) スwitch SW1が閉じた状態の場合

電流I1はすべてGND端子2へ流れるので、第1図の回路は基準電流源回路10のみの場合と等価になる。したがってこの場合の基準電流Iは(3)式より

$$I = VT \ln \cdot n / R \quad \dots (4)$$

となる。

(b) スwitch SW1が開いた状態の場合

が増大する。

本発明の目的は、基準電流源の電流値を必要に応じて任意に変更設定することが可能な電流源回路を提供することにある。

[課題を解決するための手段]

上記課題を解決し目的を達成するために、本発明では次のような手段を講じた。

基準電流の設定値を変更可能にするために、抵抗に電流を注入し、かつ基準電流と相関のある電流源と、上記電流源の電流を最低電位端子にバイパスするためのスイッチと、このスイッチが閉じた状態のとき、電流を逆流させないためのダイオードとを備えるようにした。

第1図は本発明の概念図である。第1図において、第5図と同一部分には同一符号を付してある。Q1、Q2はPNPトランジスタであり、Q3、Q4はNPNトランジスタであり、Rは抵抗であり、nはNPNトランジスタQ3のエリアファクタである。上記各素子Q1、Q2、Q3、Q4、Rにより、基本的な基準電流源回路10が構成さ

NPNトランジスタQ3及びQ4のベース電位をVBBとすると、VBBは次のように表せる。

$$VBB = VT \ln \cdot I / I_s \quad \dots (5)$$

またVBBは次のようにも表せる。

$$VBB = (VT \ln \cdot I / I_s) + R(I + I_1) \quad \dots (6)$$

ここで

$$I_1 = mI \quad \dots (7)$$

とすると、(5)(6)(7)式より、基準電流Iは次式で表される。

$$I = VT \ln \cdot n / (m+1)R \quad \dots (8)$$

[作用]

上記手段を講じたことにより次のような作用が生じる。電流源11から抵抗RとNPNトランジスタQ3のエミッタとの接続点3に電流を注入するようにしたので、基準電流Iの設定値を変更することが可能となる。

[実施例]

(第1実施例)

第2図は本発明の第1実施例を示す図である。

第2図において、Q1、Q2、Q5はPNPトランジスタであり、Q3、Q4、Q6はNPNトランジスタである。D1はダイオードであり、Rは抵抗であり、mは上記PNPトランジスタQ5のエリアファクタであり、nはNPNトランジスタQ3のエリアファクタである。Q1、Q2、Q3、Q4、Rにより基本的な基準電流源回路10を構成している。基準電流Iに相関をもつ第1図に示した電流源11は、上記PNPトランジスタQ1、Q2、Q5により構成されるカレントミラー回路で実現されており、(7)式の関係が成立する。また第1図に示した電流値変更用のスイッチSW1はスイッチング用のNPNトランジスタQ6で実現されている。そして上記トランジスタQ6のベースに設けたコントロール端子5に制御信号を入力することにより、上記接続点3へ電流 $I_1 = mI$ を適時供給するものとなっている。これにより、

(A) NPNトランジスタQ6がON状態ならば

$$I = VT \ln \cdot n / (m+1) R$$

第1実施例と同様の作用効果を奏する上、コントロール端子7、8、9に制御信号を選択的に入力することにより、スイッチング用のNPNトランジスタQ10、Q11、Q12をON-OFFさせ、その結果、基準電流Iを表-1のように設定できる利点がある。

表-1

Q10	Q11	Q12	I / I_{ref}
0	0	0	1/8
0	0	1	1/7
0	1	0	1/6
0	1	1	1/5
1	0	0	1/4
1	0	1	1/3
1	1	0	1/2
1	1	1	1

上記の表-1の中の「1」はNPNトランジスタQ10、Q11、Q12のON状態を示し、「0」はNPNトランジスタQ10、Q11、Q12のOFF状態を示している。また I_{ref} は $VT \ln \cdot n / R$

(B) NPNトランジスタQ6がOFF状態ならば

$$I = VT \ln \cdot n / (m+1) R$$

となる。

(第2実施例)

第3図は本発明の第2実施例を示す回路図である。第2図と同一部分には同一符号を付し、説明を省略する。図示のごとく本実施例は第2図に示した回路のスイッチング用のNPNトランジスタQ6をNチャネル型のMOS FET M1に置き換えた例である。その他の箇所は第2図と同じである。本実施例においても第1実施例と同様の作用効果を奏する。

(第3実施例)

第4図は本発明の第3実施例を示す回路図である。第2図と同一部分には同一符号を付し、説明を省略する。図示のごとく本実施例は第2図に示した回路のPNPトランジスタQ5、ダイオードD1、スイッチング用のトランジスタQ6を複数個並列的に設けた例である。本実施例においては

である。

なお本発明は上記した各実施例に限定されるものではない。例えば、ダイオードD1の代わりにダイオードと等価な動作をする半導体素子からなるダイオード類を接続するようにしてもよい。このほか本発明の要旨を逸脱しない範囲で種々変形実施可能である。

〔発明の効果〕

以上説明したように、本発明によれば、回路設計段階で電流値の設定を変更可能な回路構成にしてあるので、基準電流源の電流値を必要に応じて変更設定することのできる電流源回路を提供できる。

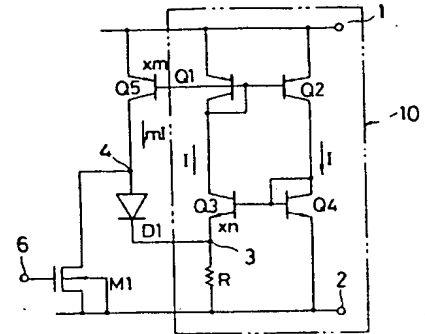
4. 図面の簡単な説明

第1図は本発明の概念図、第2図は本発明の第1実施例を示す回路図、第3図は本発明の第2実施例を示す回路図、第4図は本発明の第3実施例を示す回路図である。第5図は従来技術を示す回路図である。

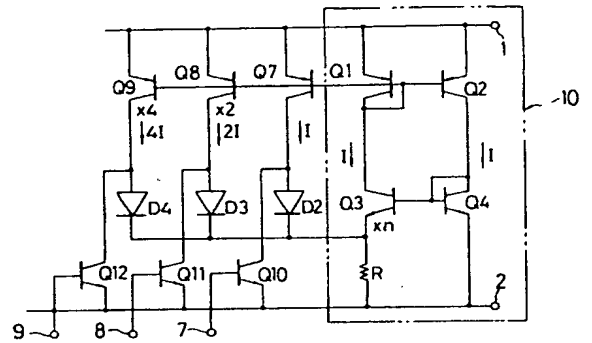
1…電源端子、2…GND端子、Q1、Q2、

Q3…PNPトランジスタ、Q3、Q4、Q6…
NPNトランジスタ、D1…ダイオード、R…抵
抗、SW1…スイッチ。

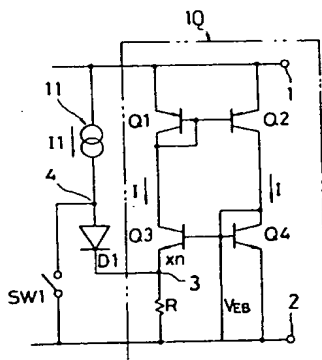
出願人代理人 弁理士 坪井 淳



第 3 図

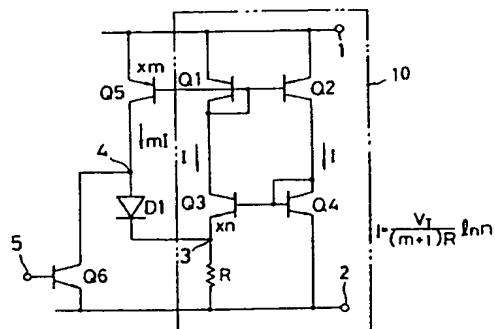


第 4 図

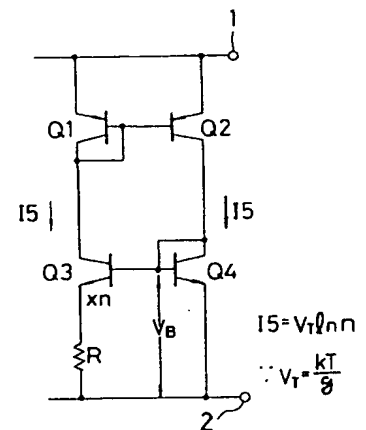


第 1 図

1: 電源端子
2: GND 端子
5, 6: コントロール端子
11: 電流源
Q1, Q2, Q5: PNP 型バイポーラトランジスタ
Q3, Q4, Q6: NPN 型バイポーラトランジスタ
D1: ダイオード
M1: nチャネル型 MOSFET
10: 基本的な基準電流源回路
SW1: スイッチ
R: 抵抗



第 2 図



第 5 図